

## Mise en œuvre d'une stratégie de test pour le SSD

L'objectif de ce document est de faire la synthèse de tous les tests à mettre en œuvre pour le bon fonctionnement du SSD, d'évaluer l'équipement nécessaire et de spécifier les données à conserver à chaque étape des tests afin d'assurer une bonne traçabilité.

### 1 Test des composants :

#### 1.1 Détecteurs

Responsable du test : A.Tarchini

Situation : détecteur arrivant de production

Objectif du test : déterminer si le détecteur remplit le cahier des charges.

Nombre total de détecteurs à tester : 400

Test à faire :	Données à stocker :
• <b>Inspection visuelle</b>	⇒ Good/bad
• <b>Mesure de la tension de déplétion</b>	⇒ mesure $I(V)$ , $C_{\text{bulk}}$ ou $C_{\text{inter-pistes}}(V)$
• <b>Pistes défectueuses sur chaque face</b>	⇒ mesure $I_{\text{piste}}(V)$ ou/et $C_{\text{piste}}(V)$
• <b>Stabilisation à tension de polarisation constante</b>	⇒ mesure $I_{\text{bias}}(t)$ et $I_{\text{guard}}(t)$
	⇒ remarque sur la mesure

Equipement : machine de test sous pointes  
support de test pour détecteur  
appareils de mesure  $I=f(V)$ ,  $C=f(V)$

Cadence de test : 20 détecteurs/semaine

**Remarque :** reste à déterminer les critères qui permettront de définir si un détecteur est bon ou non.

#### 1.2 circuit Alice 128 C monté sur ruban TAB

Responsable du test : A.Tarchini

Situation : Circuit Alice128 monté sur ruban TAB chez Detexis et ayant passé chez Cimulec pour découpage du ruban et marquage d'un numéro d'identification .

Objectif du test : vérifier le bon fonctionnement numérique du circuit

valider le fonctionnement de la partie analogique

Nombre total de circuit à tester : 5000

Test à faire :	Données à stocker :
• inspection visuelle	⇒ good/bad
• Consommation avant/après polarisation	⇒ courant avant/après polarisation ⇒ courant Curef
• Communication JTAG	⇒ good/bad ? ? ? ?
• Canal transparent	⇒ courbe de réponse
• Séquentiel	⇒ piédestaux ⇒ pulses positifs et négatif (125,250)
• Token out	⇒ good/bad ? ? ?

### Remarque :

Quels vont être les critères d'acceptation d'un chip au niveau analogique ?

Le stockage de la courbe de réponse en canal transparent permet de déduire le gain et le temps de pic du signal. Un tri doit être fait à ce niveau pour enlever des chips qui ne fonctionnent pas avec les paramètres par défaut.

Equipement : banc de test adapté pour du test de circuits équipés du ruban TAB

Temps de test : 5min/chip

### **1.3 circuit Costar**

Responsable du test : A.Tarchini ? ? ? C.Gojak ? ? ?

Situation : Chip Costar de retour de fonderie et non testés sur wafer

nombre total de circuits à tester : 800

Objectif du test : vérification du bon fonctionnement du circuit

Test à faire :	Données à stocker :
• Test numérique JTAG	⇒ Good/bad ?
• Test analogique ?	⇒ Piédestaux, linéarité ?
• Test en température ?	⇒ Courbe de réponse
• Calibration ?	⇒ Coefficients

Equipement : machine de test sous pointe

Temps de test : 5min/chip ???? (si même temps de test que pour Alice128C)

### 1.4 hybride équipé du Costar et des composants discrets

Responsable du test : A.Tarchini

Nombre total d'hybrides à tester: 800

Objectif du test : vérification du bon fonctionnement de l'hybride

Test à faire :	Données à stocker :
• <b>Inspection visuelle</b>	⇒ Good/bad ?
• <b>Test fonctionnel</b>	⇒ Good/bad ?
	⇒ Identité de l'hybride (avec numéro Costar)

Equipement : PC + interface JTAG + connecteur + carte à pointes équipée d'Alice128C

Temps de test : 5min ???

## 2 Test des modules :

Responsable du test : A.Tarchini

Situation : modules de retour de production chez Detexis.

Nombre total de modules : 400

Objectif du test : validation des modules détecteur + hybride + Alice128C + Costar

Tests à faire :	Données à stocker :
• <b>Inspection visuelle</b>	⇒ Etat bon/mauvais ⇒ Identité du module ⇒ Numéro du détecteur ⇒ Numéro des hybrides ⇒ Numéro des circuits Alice 128
• <b>Test électrique par hybride</b>	
- <b>Consommation avant / après polarisation</b>	⇒ Courant avant / après polarisation ⇒ Courant Curef
- <b>Communication JTAG</b>	⇒ Good/bad
• <b>Mesure de la tension de déplétion</b>	⇒ Mesure I(V)
• <b>Canal transparent/chip</b>	⇒ Courbe de réponse
• <b>Changement de paramètres si nécessité</b>	

• <b>Test des voies de lecture avec générateur interne</b>	⇒ Piédestal ⇒ Bruit ⇒ gain
• <b>Test des pistes avec diode laser</b>	⇒ Détermination des pistes défectueuses
• <b>Stabilisation plusieurs heures avec lecture du Costar</b>	⇒ Courant du détecteur = f(t)
	⇒ Remarque sur les tests ⇒ Déverminage (type d'intervention) ⇒ Changement de paramètres Alice128

Equipement :           multimètre  
                          PC + interface JTAG + connecteur  
                          table XY et diode laser

Temps de test :        ???????

Remarque : Il reste à déterminer les critères d'acceptation des modules

### 3 Test des cartes de connexion et des cartes ADC :

Responsable du test : C.Drancourt

Situation : Cartes de retour de production et de câblage.

Nombre total de groupes de cartes : 40

Objectif du test :     vérification du bon fonctionnement des cartes

<b>Test à faire :</b>	<b>Données à stocker :</b>
• <b>Inspection visuelle</b>	⇒ Etat bon/mauvais ⇒ Identité du groupe de carte
• <b>Test DC</b>	⇒ Good/bad
• <b>Test fonctionnel (adressage, séquençement)</b>	⇒ Good/bad
• <b>Conversion analogique/numérique</b>	⇒ Courbe de conversion
	⇒ Remarque sur les tests ⇒ Déverminage (type d'intervention)

Equipement :           multimètre  
                          analyseur logique + générateur logique de bit pattern  
                          PC

Temps de test :        ?????

## 4 Test de la carte de readout :

Responsable du test : C.Drancourt/C.Renard/P.Pichot

Situation : Cartes de retour de production et de câblage

Nombre total de carte de test : 6

Objectif du test : vérification du bon fonctionnement de la carte

Test à faire :	Données à stocker
• <b>Inspection visuelle</b>	⇒ Identité de la carte
• <b>Test électrique (DC)</b>	⇒ Good/bad
• <b>Test fonctionnel / séquentiel</b>	⇒ Good/bad
• <b>Test avec carte ADC</b>	⇒ Good/bad
	⇒ Remarque sur les tests / déverminage

Equipement :           multimètre  
                           analyseur logique + générateur logique de bit pattern  
                           carte de test / châssis VME

Temps de test :       ?

## 5 Test des échelles équipées :

### 5.1 test fonctionnel

Responsable du test : C.Drancourt/A.Tarchini

Situation : échelle entièrement équipée des modules et des cartes électroniques, mais non encore enroulée dans une feuille de kapton

Nombre total d'échelles : 23

Objectif du test : vérification du bon fonctionnement de l'échelle

Test à faire :	Données à stocker :
• <b>Inspection visuelle</b>	⇒ Good/bad
• <b>Test DC</b>	
– <b>tension sur certain point de test</b>	⇒ good/bad
– <b>Consommation avant/après polarisation</b>	⇒ courant avant/après polarisation
• <b>Test communication JTAG</b>	⇒ good/bad

• <b>Tension de déplétion</b>	⇒ courant de l'alimentation haute tension ⇒ courant de chaque détecteur mesuré par le costar
• <b>Séquentiel</b>	⇒ Piédestaux, bruit,
• <b>Pulses positifs et négatifs</b>	⇒ gain
• <b>Test en readout avec rayonnement cosmique/ vieillissement</b>	⇒ Données de lecture sous format compatible avec analyse offline
	⇒ Remarques sur les tests/déverminage

Equipement : multimètre  
PC + interface JTAG + connecteur  
système d'acquisition rapide (séquencement à 50MHz)

Temps de test : temps nécessaire à l'assemblage de l'échelle suivante (1 à 3 semaines)

**Remarque:** à ce stade, une comparaison avec les résultats de test au niveau des modules devra être fait pour évaluer l'augmentation du nombre de pistes défectueuses.

## 5.2 Test en température

Responsable du test : C.Drancourt/A.Tarchini

Situation : échelle entièrement équipée des modules et des cartes électroniques et enroulée dans une feuille de kapton

Nombre total d'échelles : 23

Objectif du test : stabilité en température - étalonnage - vieillissement

<b>Test à faire :</b>	<b>Données à stocker :</b>
• <b>Test en readout avec rayonnement cosmique/ vieillissement</b>	⇒ Données de lecture sous format compatible avec analyse offline ⇒ Données de mesure de température avec le Costar

Equipement : multimètre  
PC + interface JTAG + connecteur  
système d'acquisition rapide (séquencement à 50MHz)  
banc de test pour le refroidissement

Temps de test : quelques jours

## 6 Test du clamshell :

Responsable du test : C.Drancourt/A.Tarchini/C.Renard

Situation : Clamshell monté mécaniquement et connecté électriquement.

Objectif du test : vérification du bon fonctionnement du clamshell

Test à faire :	Données à stocker :
• <b>Inspection visuelle</b>	⇒ Good/bad ⇒ Identité du clamshell
• <b>Test électrique DC</b>	
- <b>Tension sur certains points de test</b>	⇒ good/bad + mesure
- <b>Consommation avant/après polarisation</b>	⇒ courant avant/ après polarisation
• <b>Test communication JTAG</b>	⇒ Good/bad
• <b>Tension de déplétion</b>	⇒ Courant alimentation haute tension ⇒ Courant de chaque détecteur mesuré par le costar
• <b>Séquentiel</b>	⇒ Piédestaux, bruit
• <b>Pulses positifs et négatifs</b>	⇒ gain
• <b>Test en readout avec rayonnement cosmique</b>	⇒ Données de lecture sous format compatible avec analyse offline
	⇒ Remarque sur le test/déverminage

Equipement : multimètre  
PC + interface JTAG + connecteur  
système d'acquisition rapide + carte de test readout

Temps de test : dizaine de jours ?

## 7 Test du barrel sur site :

Responsable du test : J.R.Lutz

Situation : barrel arrivé sur site

Objectif du test : vérification du bon fonctionnement du barrel

Test à faire :	Données à stocker :
• <b>Inspection visuelle</b>	⇒ Good/bad ⇒ Identité du clamshell

• <b>Test électrique DC</b>	
- <b>Tension sur certains points de test</b>	⇒ good/bad + mesure
- <b>Consommation avant/après polarisation</b>	⇒ courant avant/ après polarisation
• <b>Test communication JTAG</b>	⇒ Good/bad
• <b>Tension de déplétion</b>	⇒ Courant alimentation haute tension ⇒ Courant de chaque détecteur mesuré par le costar
• <b>Séquentiel</b>	⇒ Piédestaux, bruit
• <b>Pulses positifs et négatifs</b>	⇒ gain
• <b>Test en readout avec DAQ BNL</b>	⇒ Données de lecture
	⇒ Remarque sur le test/déverminage

Equipement :           multimètre  
                               PC + interface JTAG + connecteur  
                               système d'acquisition rapide + carte de test readout + DAQ BNL

Données à stocker :   numéro des pistes défectueuses  
                               nouvelles valeurs des piédestaux/bruit/gain par voie

Temps de test :        dizaine de jours ?